

# Università degli studi di Roma “Tor Vergata”

**Insegnamento di Sistemi Operativi**  
**Corso di Laurea in Ingegneria Informatica**  
**Appello d’esame del 24/7/2019**  
**Docente: Francesco Quaglia**  
**Punteggio massimo raggiungibile: 21 punti**  
**Soglia per la sufficienza: 12 punti**

MARTICOLA \_\_\_\_\_ Cognome \_\_\_\_\_ Nome \_\_\_\_\_

*Si raccomanda di scrivere il proprio cognome e nome su questo foglio e di utilizzarlo come cartellina per contenere i fogli con le risposte. Se si considera ambigua una domanda, scrivere la propria interpretazione e rispondere conseguentemente.*

## **Domanda 1 (5.25 punti)**

Si descriva lo scheduler di CPU Windows, includendo nella descrizione anche le system-call utilizzabili per configurarlo. Si consideri inoltre uno scenario ideale in cui 2 thread T1 e T2 appartenenti ad uno stesso processo, ed aventi tutti e due la stessa priorità base minore di 15, vengano generati allo stesso istante di tempo T0. Il thread T1 è puramente CPU bound e richiede 100 msec di tempo di CPU. Il thread T2 è I/O bound e necessita di eseguire 50 CPU burst ciascuno di durata pari a 10 msec. Supponendo che il dispositivo con cui interagisce T2 abbia una latenza di operazione pari a 10 msec, che il quanto di tempo utilizzato dallo scheduler Windows sia pari a 10 msec, che le operazioni eseguite dal sistema operativo per la gestione dei thread e del loro scheduling abbiano latenza nulla, che sia disponibile una sola CPU, e che non vi siano altri thread da gestire, si determini il tempo di completamento di ciascuno dei due thread (T1 e T2) ed il valore della loro priorità all’atto della loro ultima schedulazione in CPU.

## **Domanda 2 (5.25 punti)**

Descrivere cosa sia un buffer cache e quali obiettivi siano legati al suo utilizzo. Descrivere inoltre il funzionamento di un buffer cache a sezioni multiple.

## **Domanda 3 (5.25 punti)**

Descrivere la struttura e l’utilizzo della tabella delle pagine e la relazione tra questa ed i componenti hardware presenti su una architettura di processore convenzionale. Considerando inoltre uno schema di paginazione a 3 livelli in cui la tabella di primo livello sia costituita da 4 K elementi, quella di secondo livello da 2 K elementi e quella di terzo livello da 1 K elementi, si determini il numero massimo di pagine gestibili all’interno dello spazio di indirizzamento di un processo.

## **Domanda 4 (5.25 punti)**

Si consideri un insieme di N processi {P0, P2, P3, ..., PN-1} che scambiano messaggi circolarmente. Lo scambio viene attivato dall’inserimento di un messaggio da parte di P0 all’interno di un’area di memoria condivisa M. Non appena un messaggio viene inserito da un processo Pi nella memoria condivisa, Pj (con  $j = i+1\%N$ ) può leggerlo e può produrre un ulteriore messaggio da inserire nella memoria condivisa M. La lettura della memoria condivisa M è bloccante in assenza di nuovi messaggi. Si schematizzi la soluzione del suddetto problema di sincronizzazione, usando solo semafori, fornendo lo pseudo-codice delle procedure SCRIVI e LEGGI usate da ciascuno dei processi Pi. Si noti che le procedure sono 2 distinte per ogni processo poichè la lettura da M da parte di Pi non è necessariamente contestuale alla produzione di un nuovo messaggio da scrivere in M.

La pubblicazione del risultato via Web avverrà in forma anonima utilizzando il numero di matricola. Per avere il proprio voto d’esame pubblicato tramite il sito Web del corso bisogna firmare la seguente autorizzazione.

Il Sottoscritto, ai sensi della legge 675 del 31/12/96, autorizza il Docente a pubblicare in bacheca e su Web i risultati della prova d’esame. In fede

Firma leggibile: \_\_\_\_\_